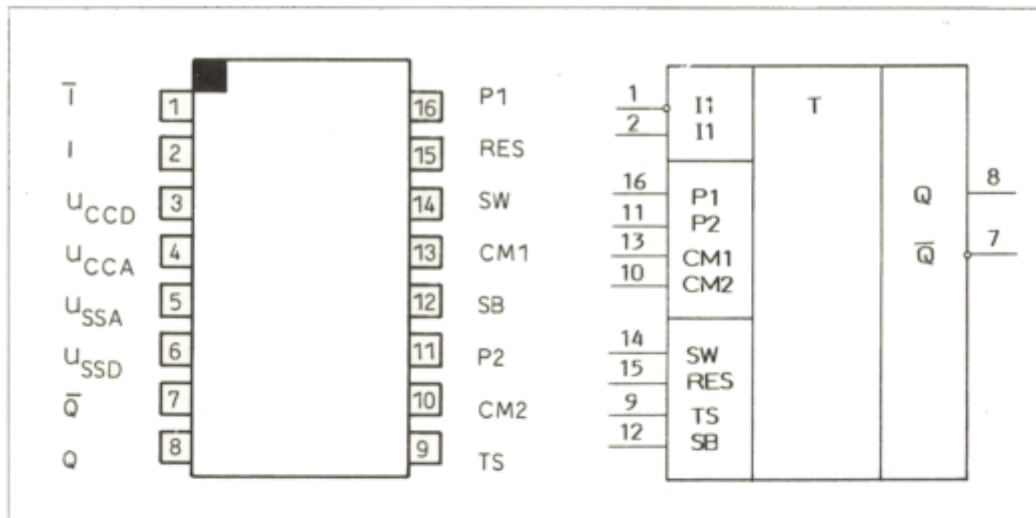


U 1159 DC Teilerschaltkreis



Anschlußbelegung und Schaltzeichen

Bauform: DIP-16, Plast (Bild 4)
Typstandard: MDS 106

Bezeichnung der Anschlüsse

\bar{T}	Signaleingang, invertiert	TS	Tristate-Eingang
I	Signaleingang	CM2	Teilmoduseingang 2
U_{CCD}	Betriebsspannung, digitaler Teil	P2	Programmierungseingang 2
U_{CCA}	Betriebsspannung, analoger Teil	SB	Standby-Eingang
U_{SSA}	Masse, analoger Teil	CM1	Teilmoduseingang 1
U_{SSD}	Masse, digitaler Teil	SW	Aktivierungseingang
\bar{Q}	Ausgang negiert	RES	Rücksetzeingang
Q	Ausgang	P1	Programmierungseingang 1

Der U 1159 DC ist ein HF-Frequenzteiler, der zusammen mit einem diodenabgestimmten Tuner, einer PLL-Synthesizerschaltung, einem aktiven Coop-Filger sowie einer Programmierereinheit ein komplettes Synthesizersystem für Rundfunkempfänger bildet.

Eigenschaften

- Schneller programmierbarer Frequenzteiler mit einer maximalen Eingangsfrequenz von 125 MHz,
- besonders geeignet als Hochfrequenzteiler für Frequenzmeß- und Synthesizersysteme,
- symmetrischer Eingang mit hoher Empfindlichkeit für den Anschluß von symmetrischen Leitungen,
- bietet die Möglichkeit zwei Oszillatoren anzuschließen, sofern gewährleistet wird, daß jeweils nur ein Oszillator aktiviert wird,
- zwei komplementäre open-drain-Ausgänge ermöglichen die Ansteuerung von CMOS-Schaltungen, die entweder auf positive oder negative Flanke reagieren,
- Rücksetz-Eingang, Tristate-Eingang, Standby-Eingang,
- Programmiergänge und Steuereingänge zur Programmierung der Teilverhältnisse.

Folgende Baugruppen sind auf dem Chip integriert:

- Vorverstärker,
- mehrstufige Teilerlogik,
- Programmier- und Steuereinheit.

Ausgewählte Kennwerte

Betriebsspannung	$U_{CC} = 4,5 \dots 5,5 \text{ V}$
Stromaufnahme	$I_{CC} \leq 40 \text{ mA}$
Standby-Stromaufnahme	$I_{CCSB} \leq 20 \mu\text{A}$
Verlustleistung	$P_{tot} \leq 0,25 \text{ W}$
max. Ausgangsstrom	$I_{Omax} \leq 20 \text{ mA}$